

RANCANGAN JAM DIGITAL BERBANTUKAN GERBANG LOGIKA SEBAGAI PENUNJUK WAKTU

MOHAMAD RIDWAN, H. IMAM PURWANTO, SKOM., MMSI

Penulisan Ilmiah, Fakultas Ilmu Komputer, 2003

Universitas Gunadarma

<http://www.gunadarma.ac.id>

kata kunci : elektronika digital

Abstraksi :

Rancangan Jam Digital ini merupakan rangkaian yang bekerja dengan adanya IC 555 yang membangkitkan clock dan kemudian dihubungkan kerangkaian pencacah yang menggunakan IC 7490. Pencacah tersebut terdiri atas pencacah 10 (untuk puluhan) dan pencacah 6 (untuk satuan) yang digunakan untuk penunjuk detik dan menit, dan juga pencacah 24 yang dirangkai menggunakan gerbang logika dalam mengubah kondisi pencacah tersebut menjadi low untuk penunjuk jam. Agar adanya saling keterkaitan antara pencacah yang sedang menghitung dengan pencacah sesudahnya, maka pin output dari pencacah tersebut dihubungkan dengan pin pemasukan clock pada IC pencacah sesudahnya. Masing-masing output dari pencacah tersebut kemudian dihubungkan ke IC decoder 7447 dan baru kemudian dihubungkan ke display seven segment untuk menampilkan cacahannya dalam bilangan desimal. Seven segment yang digunakan pada rangkaian ini adalah yang bertipe common anoda. Kemudian output daripada pencacah 24 dirangkai dengan gerbang-gerbang logika untuk menunjukkan waktu (AM-PM) yang akan membagi pencacah 24 tersebut menjadi dua dan ditampilkan dengan dua buah LED.